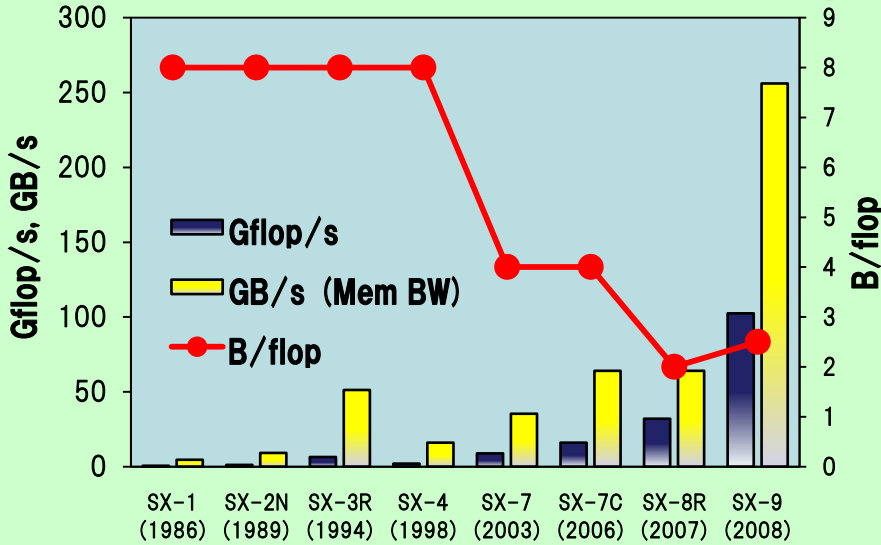


佐藤義永¹, 撫佐昭裕^{1, 2}, 江川隆輔¹, 滝沢寛之¹, 岡部公起¹, 小林広明¹
 1: 東北大学, 2: 日本電気株式会社

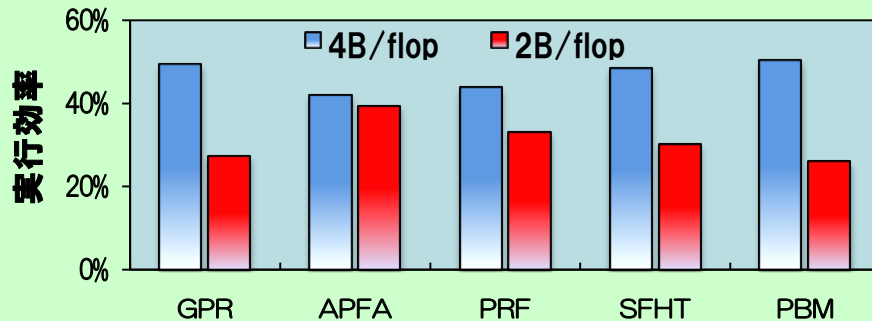
さらなる性能向上へ向けての課題

スーパーコンピュータの現状: B/flopの低下



SXシリーズの性能トレンド

B/flopの低下で実行効率が低下

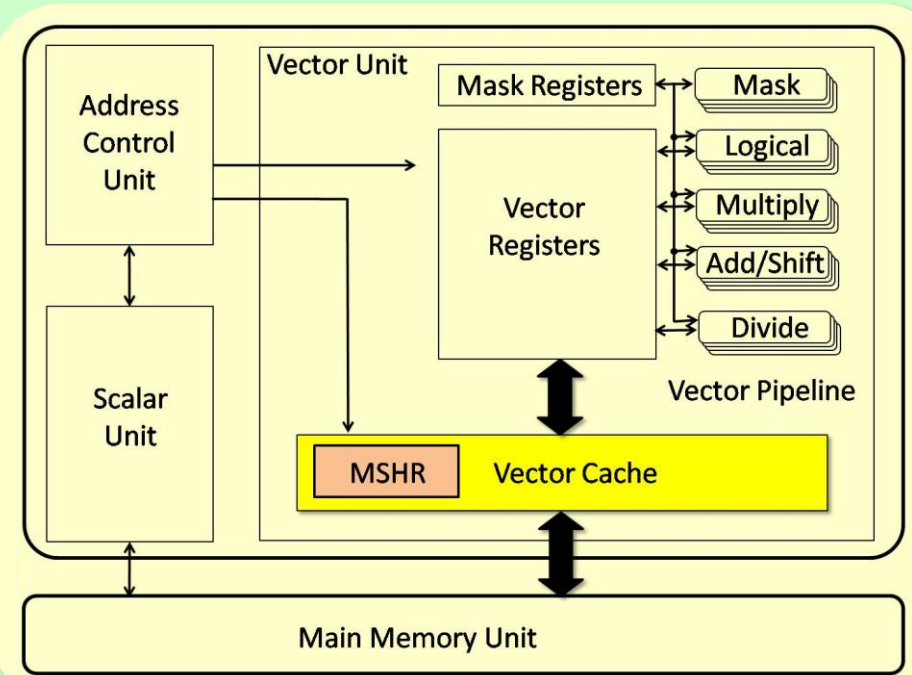


B/flopと実行効率

MSHRを加えたキャッシュ機構

キャッシュとMSHRをベクトルプロセッサに追加

- ✓ キャッシュ利用でB/flop低下の影響を緩和
- ✓ MSHR (Miss Status Handling Register) によるキャッシュヒット率の向上



姫野ベンチマークによる評価結果

- 4B/flopと同等の実行効率を達成
- MSHRによりメモリロード時間を20%削減
- 短ベクトル時のメモリレイテンシを削減